

## 第八回日本熱電学会学術講演会 (TSJ2011) 一般講演申込用紙

締め切り：平成23年5月31日(火) 期日厳守

### 1. 講演題目、発表者

題目	n型Si基板を用いたMOSFETの自己冷却効果
発表者、連名者	○中津川博 <sup>a)</sup> 、佐藤哲朗 <sup>a)</sup> 、岡本庸一 <sup>b)</sup> 、河原敏男 <sup>c)</sup> 、山口作太郎 <sup>c)</sup>
所属	a)横浜国立大学、b)防衛大学校、c)中部大学

発表者氏名の前には○を付けて下さい。

ただし、発表者が2011年3月31日において35歳以下の場合には講演奨励賞の対象となりますので、氏名の前に◎を付けて下さい。

※ 記入例 (発表者が35歳以下の場合)

題目	Fe <sub>2</sub> Si <sub>5</sub> の分解反応におよぼすCuの効果
発表者、連名者	◎中嶋祥友 <sup>a)</sup> 、桑折 仁 <sup>a)</sup> 、塩田一路 <sup>a)</sup> 、加藤雅彦 <sup>b)</sup> 、大杉功 <sup>b)</sup> 、磯田幸宏 <sup>c)</sup>
所属	a)工学院大学、b)サレジオ工業高等専門学校、c)物質・材料研究機構

2. 講演の種類            1. 口頭発表希望            **②. ポスター発表希望**            3. どちらでもよい  
(希望の種類に○をつけて下さい。ただしプログラムの都合で変更する場合があります。)

### 3. 講演概要 (100~200字程度)

MOSFETに代表されるパワーデバイス自身に流れる電流を利用した新しいペルチェ冷却手段を自己冷却と呼ぶ。本研究では、両面銅鍍金処理を施したn型Si基板をパワーデバイス(MOSFET: IRF1324PbF, ON抵抗: 1.5mΩ)と水冷ヒートシンクとの間に挟み、ゲート電圧10V下でドレイン電流30A以上を流すことによって、パワーデバイス表面温度を赤外線サーモグラフィにより測定し、その自己冷却効果を評価した。

### 4. 発表者連絡先

氏名       : 中津川 博  
所属       : 横浜国立大学 工学部 生産工学科  
住所       : 〒240-8501  
TEL        : 045-339-3854  
FAX        : 045-339-3854  
E-mail     : naka@ynu.ac.jp

### 5. その他 (ご質問またはご要望)

6. 上記各項目にご記入のうえ、本紙を word 形式で講演会委員会事務局までメールでご送付ください。e-mailでの申込を原則としていますが、e-mailのない方はFAXによる申込も可とします。

送付先：日本熱電学会講演会委員会事務局  
大阪大学大学院工学研究科環境・エネルギー工学専攻  
TEL：06-6879-7905 FAX：06-6879-7889  
E-mail：[TSJ2011@see.eng.osaka-u.ac.jp](mailto:TSJ2011@see.eng.osaka-u.ac.jp)  
(学会事務局と異なりますのでご注意ください。)

# n 型 Si 基板を用いた MOSFET の自己冷却効果

## Self-cooling on power MOSFET using n-type Si wafer

○中津川博<sup>1\*</sup>、佐藤哲朗<sup>1</sup>、岡本庸一<sup>2</sup>、河原敏男<sup>3</sup>、山口作太郎<sup>3</sup>

<sup>1</sup>横浜国立大学, 〒240-8501 横浜市保土ヶ谷区常盤台 79-5

<sup>2</sup>防衛大学校, 〒239-8686 横須賀市走水 1-10-20

<sup>3</sup>中部大学, 〒487-8501 愛知県春日井市松本町 1200

\* E-mail : [naka@ynu.ac.jp](mailto:naka@ynu.ac.jp)

### 緒言

金属酸化膜半導体電界効果トランジスタ (MOSFET), 絶縁ゲートバイポーラトランジスタ (IGBT), 中央演算処理装置 (CPU) など, シリコンパワー半導体は現代生活に不可欠になっている。これらシリコン半導体を使用する際, 熱対策は重要な問題になってきている。山口らは新たな冷却方法として自己冷却を提案している。しかし, 自己冷却の検証や理解はまだ不十分である。本研究は, 大電流下の MOSFET で発生する熱を自己冷却デバイスで除去できるか否かを温度分布測定することにより検証することを目的とする。

### 実験方法

自己冷却デバイスは MOSFET (IRF1324PbF) と厚さ 0.5mm の n 型シリコン基板を 15mm×25mm に切り出したサンプル ( $\rho=18.8\text{m}\Omega\text{cm}$ ,  $|S|=688\mu\text{V/K}$ ,  $\kappa=149\text{W/mK}$ ) で構成される, 温度分布測定は赤外線サーモグラフィ (TVS-200EX) を用いて撮影し, InfReC Analyzer NS9500 を用いて解析した。

### 結果と考察

図 1 は, 印可電流  $I=60\text{A}$  で MOSFET のみでジュール熱 ( $R_{\text{on}}I^2=5.40\text{W}$ ) が発生する MOSFET 上部部分の状況を撮影した温度分布である。最大温度  $T_{\text{H}}=41.4^\circ\text{C}$ , 最低温度  $T_{\text{L}}=28.1^\circ\text{C}$  を示した。一方, 図 2 で示す通り, 明らかな低温側への約  $2^\circ\text{C}$  のシフトが n 型 Si 基板を挟み込むことにより実現された。温度分布測定より, 最大温度  $T_{\text{H}}=39.4^\circ\text{C}$ , 最低温度  $T_{\text{L}}=26.4^\circ\text{C}$  を示した。この実験結果は n 型 Si 基板がペルチェ効果と従来の熱伝導を駆使して, MOSFET 上部から下部へ熱を除去することに成功したことを如実に示している。

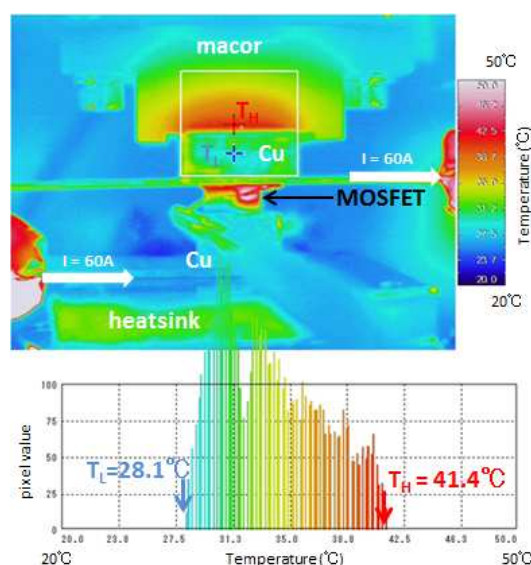


図 1. MOSFET のみの場合の上部温度分布解析

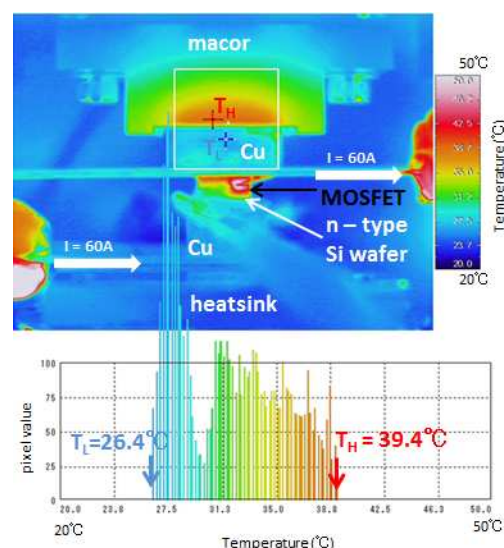


図 2. N 型 Si を挟んだ場合の上部温度分布解析

### 結論

本研究は n 型 Si 基板がペルチェ効果と熱伝導を利用して, MOSFET で発生するジュール熱を自己冷却効果により除去できる可能性を検証した。